

(19)



JAPANESE PATENT OFFICE

## PATENT ABSTRACTS OF JAPAN

(11) Publication number: **59194594 A**(43) Date of publication of application: **05 . 11 . 84**

(51) Int. Cl.

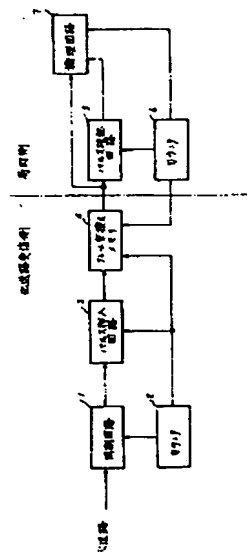
**H04Q 11/04**  
**H04J 3/06**
(21) Application number: **58069401**(22) Date of filing: **20 . 04 . 83**(71) Applicant: **FUJITSU LTD**
(72) Inventor: **YO KATSUHIRO**  
**YAMAZAKI HAJIME**  
**SHINODA RYOICHI**
(54) **FRAME NUMBER RECOGNIZING SYSTEM**

COPYRIGHT: (C)1984,JPO&amp;Japio

(57) Abstract:

**PURPOSE:** To reduce the scale of a receiving part circuit by inserting a pulse into a specified bit position of a multi-frame signal synchronized in a receiving side, transferring it to the inside of a station, thereafter, monitoring a pulse, and recognizing a frame number.

**CONSTITUTION:** A period of a multi-frame signal from a transmission line is taken by a synchronizing circuit 1, and a counter 2 is operated by a timing clock from the circuit 1. A frame number of the multi-frame signal and a bit position are known, and a pulse inserting circuit 3 inserts a frame number recognizing information. Thereafter, the multi-frame signal is stored in a frame transfer memory 4, and the multi-frame signal is read out by a counter 6. In this case, the frame number is recognized by confirming the information inserted by the circuit 3, by a pulse recognizing circuit 5. In this way, a number of one frame of the multi-frame signal read out of the memory 4 is known, and a necessary processing can be executed by a logical circuit 7.



⑨ 日本国特許庁 (JP)

⑩ 特許出願公開

⑫ 公開特許公報 (A)

昭59—194594

⑪ Int. Cl.<sup>3</sup>  
H 04 Q 11/04  
H 04 J 3/06

識別記号

庁内整理番号  
6651—5K  
A 8226—5K

⑬ 公開 昭和59年(1984)11月5日

発明の数 1  
審査請求 未請求

(全 3 頁)

⑭ フレーム番号認識方式

川崎市中原区上小田中1015番地  
富士通株式会社内

⑯ 特 願 昭58—69401

⑰ 発 明 者 篠田良一

⑱ 出 願 昭58(1983)4月20日

川崎市中原区上小田中1015番地  
富士通株式会社内

⑲ 発 明 者 楊勝博

⑳ 出 願 人 富士通株式会社

川崎市中原区上小田中1015番地  
富士通株式会社内

川崎市中原区上小田中1015番地

㉑ 発 明 者 山崎一

㉒ 代 理 人 弁理士 松岡宏四郎

明 細 書

1. 発明の名称

フレーム番号認識方式

2. 特許請求の範囲

1つのクロック供給源から各装置にクロックを供給しているデジタル同期網で、伝送路より送られてきたマルチフレームの信号を伝送路受信側にて受信し、該クロック供給源から送られたクロックを用いる局内側へマルチフレームの信号を乗換えるデータ通信方式において、該伝送路受信側に、マルチフレーム信号の所定の位置にパルスを挿入する手段を設け又局内側に、このパルスを監視する手段を設け、このパルスを監視することで、局内側でマルチフレーム中のフレーム番号を認識出来るようにしたことを特徴とするフレーム番号認識方式。

3. 発明の詳細な説明

(a) 発明の技術分野

本発明は1つのクロック供給源より各装置にクロックを供給しているデジタル同期網で、伝送

路より送られてきたマルチフレームの信号を伝送路受信側にて受信し、該クロック供給源より送られたクロックを用いる局内側へマルチフレームの信号を乗換えるデータ通信方式に係り、乗換え後のマルチフレーム信号のフレーム番号を小規模な回路を設けることで認識出来フレーム番号認識方式に関する。

(b) 技術の背景

1つのクロック供給源より各装置にクロックを供給しているデジタル同期網では、伝送路より送られてきたマルチフレームの信号を、局内側で使用する上記クロックに同期させ処理をする為、伝送路受信側より局内側に乗換える必要がある。

又制御信号交換機信号等はマルチフレーム信号の何フレーム目の何ビット目に乗せるかを予め定めてある。従ってこの信号を取出すにはフレーム番号及びビット番号を知る必要がある。又伝送路受信側では同期回路同期保護回路を持ち同期をとりフレーム番号を認識すると共に、同期信号の、伝送路によるビットエラーは同期保護回路で保護

をして同期がくづれないようにしている。

#### (c) 従来技術と問題点

伝送路より送られてきたマルチフレームの信号は、伝送路受信側では、同期回路、同期保護回路、カウンタ回路にて同期をとりフレーム番号を認識している。

このマルチフレームの信号をクロック供給源のクロックを使用している局内側に乗換えた所で再度フレーム番号を認識するためには、同期信号の伝送路によるビットエラーやフレーム乗換え回路のスリップ等を考えると、伝送路受信側で受信したマルチフレーム信号をメモリに記憶し、クロック供給源よりのクロックで読出すだけでは完全な乗換えは出来ず大規模な回路が必要となる。

そこで従来は局内側で処理するのにフレーム番号が必要な信号(例えば制御信号、交換機信号等)は局内側に乗換える前に、このフレーム番号が必要な信号のフレーム番号毎のメモリを持ち、このメモリに記憶させて、このメモリより必要な信号のビット位置を読み出して処理をしている。勿論

る。

図は本発明の実施例の受信部の要部のブロック図である。

図中1は同期回路、2、6はカウンタ、3はパルス挿入回路、4はフレーム乗換用メモリ、5はパルス確認回路、7は論理回路を示す。又1点鎖線より左側は伝送路受信側で右側は局内側を示す。

伝送路よりのマルチフレームの信号の同期を同期回路1でとり、同期回路1からのタイミングクロックでカウンタ2が動作している。このカウンタ2により伝送路よりのマルチフレーム信号のフレーム番号やビット位置が判るので、フレームの空ビット又はフレーム同期信号に再度フレーム番号認識情報をパルス挿入回路3にて挿入する。其の後フレーム乗換えメモリ4にマルチフレーム信号を記憶し、このフレーム乗換えメモリ4から、クロック供給源よりのクロックに同期しているカウンタ6により、マルチフレーム信号を読出す、この時パルス確認回路5でパルス挿入回路3で挿入したフレーム番号認識情報を確認してフレーム

フレーム番号を必要としない信号(例えば音声信号等)は1つのメモリに記憶させて、1つのクロック供給源からのクロックを用い、このメモリより読出して処理をしている。従ってメモリの数が多く回路規模が大きい欠点がある。

#### (d) 発明の目的

本発明は上記の欠点に鑑み、小規模な回路を設けることで局内側に乗換えた後のマルチフレーム信号のフレーム番号を認識出来、局内側に乗換えた後に各種の処理が出来るフレーム番号認識方式の提供にある。

#### (e) 発明の構成

本発明は上記の目的を達成するために、伝送路受信側で同期をとったマルチフレーム信号の予め定められた特定ビット位置にフレーム番号認識用のパルスを挿入し、局内側に乗換えた後この特定ビット位置の上記パルスを監視することでフレーム番号を認識出来るようにしたことを特徴とする。

#### (f) 発明の実施例

以下本発明の一実施例につき図に従って説明す

番号を認識する。これによりフレーム変換メモリ4より読出したマルチフレーム信号のどのフレームが何番のフレームか判るので論理回路7で必要な処理を行なうことが出来る。勿論フレーム番号及びビット位置を知る必要のある制御信号、交換機信号の処理も出来る。

このようにすれば伝送路受信側でパルスを挿入するため伝送路エラーでフレーム情報が欠落することがなく、常時パルス挿入回路3で挿入した特定ビットをパルス確認回路5で監視すればフレーム番号が認識出来る。

又フレーム乗換メモリ4より読出す場合スリップが生じても上記特定ビットを確認することでフレーム番号を確認出来る。

#### (g) 発明の効果

以上詳細に説明せる如く本発明に上れば、マルチフレーム信号を伝送路受信側で受け、局内側に乗換えたマルチフレーム信号のフレーム番号を、小規模な、回路を設けることで認識出来、フレーム番号の認識の必要な信号処理も局内側に乗換えた後

行なえばよいので受信部の回路規模を小さく出来る効果がある。

#### 4. 図面の簡単な説明

図は本発明の実施例の受信部の要部のブロック図である。

図中1は同期回路、2、6はカウンタ、3はパルス挿入回路、4はフレーム兼換え用メモリ、5はパルス確認回路、7は論理回路を示す。

代理人 弁理士 松 岡 宏四郎

